



# SYLLABUS

## EE-702 SEMIRARIO DE TÓPICOS ESPECIALES

<b>ESPECIALIDAD</b>	:ELECTRÓNICA Y ELÉCTRICA	<b>CICLO</b>	:DÉCIMO
<b>CREDITOS</b>	:03	<b>AÑO</b>	:QUINTO
<b>HORAS/SEMANA</b>	:T3	<b>REGIMEN</b>	:ELECTIVO
<b>PRE-REQUISITO</b>	:EE-636	<b>EVALUACION</b>	:TIPO D

### OBJETIVO

El curso proporciona al alumno las bases necesarias para el análisis y diseño de sistemas digitales tolerantes a fallas.

### RESUMEN

Conceptos básicos de confiabilidad. Falla en circuitos digitales. Técnicas de generación de tests en circuitos digitales. Circuitos self-checking y fail-safe. Diseño para testabilidad. Técnicas de compresión de datos.

### CONTENIDO

#### **Capítulo 1.- CONCEPTOS BÁSICOS DE CONFIABILIDAD**

Definición de confiabilidad. Confiabilidad y tasa de falla. Relación entre confiabilidad y tiempo medio entre fallas. Sistemas en serie y en paralelo.

#### **Capítulo 2.- FALLAS EN CIRCUITOS DIGITALES**

Introducción. Modelos de fallas en circuitos digitales combinacionales. Fallas stuck-at. Fallas por corto-circuito (Bridging). Fallas stuck-open.

#### **Capítulo 3.- TÉCNICAS DE GENERACIÓN DE TESTS EN CIRCUITOS DIGITALES**

Diagnóstico de fallas en circuitos digitales. Generación de tests para circuitos digitales combinacionales. Path sensitization. Diferencias booleanas. algoritmo D. PODEM.

#### **Capítulo 4.- CIRCUITOS SELF-CHECKING Y FAIL SAFE-.**

Introducción. Diseño de circuitos totalmente self-checking (TSC) checkers. Circuito two-rail checker. Circuito TSC k-out-of-2k checker. Circuito TSC para códigos m-out-of-n. Circuito TSC checker para códigos berger.

**Capítulo 5.- DISEÑO PARA TESTABILIDAD**

Introducción. Controlabilidad. Observabilidad. Diseño de circuitos digitales combinacionales y testeables. La técnica de expansión reed-muller. Diseño basado en implementación de 3-niveles or-and-or. Uso de lógica de control. Diseño y syndrome-testable. Diseño para testabilidad en circuitos secuenciales. La técnica scan-path para circuitos secuenciales. La técnica level-sensitive scan design (LSSD).

**Capítulo 6.- TÉCNICAS DE COMPRESIÓN DE DATOS**

Introducción. Técnica cuenta de transiciones. Técnica de análisis de firma. LFSR y MISR. Built-in Testing. BILBO. BIST. Aplicación en testeo de microprocesadores.

**REFERENCIAS BIBLIOGRÁFICAS**

- 1.- PARAG K. LALA, "FAULT TOLERANT & FAULT TESTABLE HARDWARE DESIGN".

\*\*\*\*\*